

5/16/02
日本国特許庁
JAPAN PATENT OFFICE

JC903 U.S. PTO
10/053873
01/24/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2001年 1月25日

出願番号
Application Number:

特願2001-017286

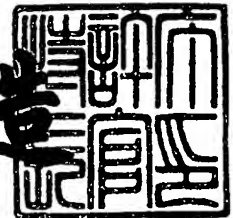
出願人
Applicant(s):

日本電気株式会社

2001年12月 7日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



CERTIFIED COPY OF
PRIORITY DOCUMENT

出証番号 出証特2001-3106415

【書類名】 特許願

【整理番号】 49220174

【提出日】 平成13年 1月25日

【あて先】 特許庁長官 殿

【国際特許分類】 H04L 12/56

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 西崎 秀樹

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100088328

【弁理士】

【氏名又は名称】 金田 暢之

【電話番号】 03-3585-1882

【選任した代理人】

【識別番号】 100106297

【弁理士】

【氏名又は名称】 伊藤 克博

【選任した代理人】

【識別番号】 100106138

【弁理士】

【氏名又は名称】 石橋 政幸

【手数料の表示】

【予納台帳番号】 089681

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9710078

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 チャンネルデータ抽出回路及び方法

【特許請求の範囲】

【請求項 1】 バイト単位で複数チャンネルのデータが多重化されたフレームから、前記チャンネル毎のデータをそれぞれ抽出するチャンネルデータ抽出回路であって、

多段接続された複数の 2×2 スイッチから成るバニヤン網をそれぞれ有する、前記チャンネルに対応した複数面のバニヤンスイッチを備え、前記チャンネル毎に前記データを振り分けると共に該データをワード単位で順次整列するバニヤン部と

前記データが所属するチャンネルを示す制御信号をそれぞれ生成し、前記バニヤン部へ送信するデータ制御部と、
を有するチャンネルデータ抽出回路。

【請求項 2】 前記バニヤンスイッチは、
自己が対応するチャンネルに所属するデータを有効なデータに設定し、
他のチャンネルに所属するデータを無効なデータに設定し、
前記有効なデータのみ順次整列する請求項 1 記載のチャンネルデータ抽出回路。

【請求項 3】 前記チャンネル毎に抽出された前記データを解析し、前記フレームに挿入されたパケットの境界を検出するパケット検出部を有し、
前記データ制御部は、
前記パケット検出部で検出された前記パケットの境界から、データが前記パケットの先頭のデータであるか否かを示す制御信号を前記バニヤン部に出力し、
前記バニヤン部は、
前記制御信号にしたがって、前記先頭のデータを前記パケットを構成するワードデータの先頭に位置するように出力する請求項 1 または 2 記載のチャンネルデータ抽出回路。

【請求項 4】 前記バニヤン部は、
前記パケットの先頭のデータが前記ワードデータの先頭に位置するように、前記パケットの最終のデータの後ろに空きデータを必要に応じて挿入する請求項 3

記載のチャンネルデータ抽出回路。

【請求項 5】 STM フレームのスイッチング処理を行う STM スイッチと

請求項 1 乃至 4 のいずれか 1 項記載のチャンネルデータ抽出回路を備え、前記 STM スイッチから受信した STM フレームをチャンネル単位に分離し、それぞれのパケットを抽出した後、該パケット毎にスイッチング処理を行うパケットスイッチと、

を有する STM / Packet ハイブリッドスイッチ。

【請求項 6】 バイト単位で複数チャンネルのデータが多重化されたフレームから、前記チャンネル毎のデータをそれぞれ抽出するためのチャンネルデータ抽出方法であって、

予め、多段接続された複数の 2×2 スイッチから成るバニヤン網をそれぞれ有する、前記チャンネルに対応した複数面のバニヤンスイッチを備えておき、

所属するチャンネルに前記データを振り分けるために、該データが所属するチャンネルを示す制御信号をそれぞれ生成し、

該制御信号にしたがって前記バニヤンスイッチにより前記チャンネル毎に前記データを振り分けると共に該データをワード単位で順次整列するチャンネルデータ抽出方法。

【請求項 7】 自己が対応するチャンネルに所属するデータを有効なデータに設定し、

他のチャンネルに所属するデータを無効なデータに設定し、

前記バニヤンスイッチにより前記有効なデータのみ順次整列する請求項 6 記載のチャンネルデータ抽出方法

【請求項 8】 前記チャンネル毎に抽出された前記データを解析して前記フレームに挿入されたパケットの境界を検出し、

該パケットの境界から、データが前記パケットの先頭のデータであるか否かを示す制御信号を生成し、

前記制御信号にしたがって、前記先頭のデータを前記パケットを構成するワードデータの先頭に位置するように出力する請求項 6 または 7 記載のチャンネルデー

タ抽出方法。

【請求項9】 前記パケットの先頭のデータが前記ワードデータの先頭に位置するように、前記パケットの最終のデータの後ろに空きデータを必要に応じて挿入する請求項8記載のチャンネルデータ抽出方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、SDH (Synchronous Digital Hierarchy) におけるバイト多重されたフレームからチャンネル単位にデータを抽出するチャンネルデータ抽出回路に関する。

【0002】

【従来の技術】

従来、SDHにおけるデータの多重化フォーマットとして、STM (Synchronous Transfer Module) -1 (ビットレートが150Mbps)、STM-4 (600Mbps)、STM-16 (2.4Gbps) 等が規定されている。上記多重化フォーマットでは、PPP (Point to Point Protocol) 等のパケットデータを収容する場合に効率良く伝送用のチャンネルを使用することができないという問題がある。

【0003】

バーチャルコンカチネーションは、このような問題に対処するための技術であり、SDHのチャンネルに任意の帯域(VC (Virtual Container) -3 (50Mbps) \times n、VC-4 (150Mbps) \times n)を割り当てることができるようにした方式である。

【0004】

例えば、STM-16はVC-3が48個多重化されるが、バーチャルコンカチネーションにより、チャンネル帯域をVC-3 \times 1 (50Mbps) \sim VC-3 \times 48 (2.4Gbps) まで50Mbps刻みで設定することができる。

【0005】

このようにチャンネル帯域を任意に設定できることで、例として100Mbps

のEthernetデータをSDHに収容する場合、VC-4を使用してマッピングすると帯域利用率は66%であるが、VC-3を2チャンネル分使用してマッピングすれば帯域利用率が100%になり、チャンネルを効率良く使用することができる。

【0006】

【発明が解決しようとする課題】

SDHでは、フレームのペイロードがバイトデータ単位に順次多重化されて構成される。このようなバイト多重フレームからチャンネル単位、あるいはバーチャルコンカチネーションによるチャンネル単位でデータを抽出する場合、通常は $n \rightarrow 1$ セレクタが用いられる。

【0007】

しかしながら、上記 $n \rightarrow 1$ セレクタを用いてチャンネル単位にデータを抽出するチャンネルデータ抽出回路を構成すると、ハードウェア規模が大きくなってしま

【0008】

本発明は上記したような従来の技術が有する問題点を解決するためになされたものであり、ハードウェア規模を大きくすることなく、バイト多重フレームからチャンネル単位でデータを抽出することが可能なチャンネルデータ抽出回路及び方法を提供することを目的とする。

【0009】

【課題を解決するための手段】

上記目的を達成するため本発明のチャンネルデータ抽出回路は、バイト単位で複数チャンネルのデータが多重化されたフレームから、前記チャンネル毎のデータをそれぞれ抽出するチャンネルデータ抽出回路であって、

多段接続された複数の 2×2 スイッチから成るバニヤン網をそれぞれ有する、前記チャンネルに対応した複数面のバニヤンスイッチを備え、前記チャンネル毎に前記データを振り分けると共に該データをワード単位で順次整列するバニヤン部と

前記データが所属するチャンネルを示す制御信号をそれぞれ生成し、前記バニヤ

ン部へ送信するデータ制御部と、
を有する構成である。

【 0 0 1 0 】

このとき、前記バニャンスイッチは、
自己が対応するチャンネルに所属するデータを有効なデータに設定し、
他のチャンネルに所属するデータを無効なデータに設定し、
前記有効なデータのみ順次整列してもよい。

【 0 0 1 1 】

また、前記チャンネル毎に抽出された前記データを解析し、前記フレームに挿入
されたパケットの境界を検出するパケット検出部を有し、

前記データ制御部は、

前記パケット検出部で検出された前記パケットの境界から、データが前記パケ
ットの先頭のデータであるか否かを示す制御信号を前記バニャン部に出力し、

前記バニャン部は、

前記制御信号にしたがって、前記先頭のデータを前記パケットを構成するワー
ドデータの先頭に位置するように出力してもよく、

前記バニャン部は、

前記パケットの先頭のデータが前記ワードデータの先頭に位置するように、前
記パケットの最終のデータの後ろに空きデータを必要に応じて挿入してもよい。

【 0 0 1 2 】

一方、本発明のチャンネルデータ抽出方法は、バイト単位で複数チャンネルのデー
タが多重化されたフレームから、前記チャンネル毎のデータをそれぞれ抽出するた
めのチャンネルデータ抽出方法であって、

予め、多段接続された複数の 2×2 スイッチから成るバニャン網をそれぞれ有
する、前記チャンネルに対応した複数面のバニャンスイッチを備えておき、

所属するチャンネルに前記データを振り分けるために、該データが所属するチャ
ネルを示す制御信号をそれぞれ生成し、

該制御信号にしたがって前記バニャンスイッチにより前記チャンネル毎に前記デ
ータを振り分けると共に該データをワード単位で順次整列する方法である。

【0013】

このとき、自己が対応するチャンネルに所属するデータを有効なデータに設定し

他のチャンネルに所属するデータを無効なデータに設定し、

前記バニャンスイッチにより前記有効なデータのみ順次整列してもよい。

【0014】

また、前記チャンネル毎に抽出された前記データを解析して前記フレームに挿入されたパケットの境界を検出し、

該パケットの境界から、データが前記パケットの先頭のデータであるか否かを示す制御信号を生成し、

前記制御信号にしたがって、前記先頭のデータを前記パケットを構成するワードデータの先頭に位置するように出力してもよく、

前記パケットの先頭のデータが前記ワードデータの先頭に位置するように、前記パケットの最終のデータの後ろに空きデータを必要に応じて挿入してもよい。

【0015】

上記のようなチャンネルデータ抽出回路及び方法では、チャンネルに対応した複数面のバニャンスイッチを備え、該バニャンスイッチによりチャンネル毎にデータを抽出してワード単位で順次整列させるため、バーチャルコンカチネーションによって任意チャンネルが組み合わされたデータであってもスイッチング処理を行うことができる。

【0016】

また、チャンネル毎に抽出されたデータを解析してフレームに挿入されたパケットの境界を検出し、該パケットの境界から、データがパケットの先頭のデータであるか否かを示す制御信号を生成し、該制御信号にしたがって先頭のデータをパケットを構成するワードデータの先頭に位置するように出力することで、パケットの先頭のバイトデータが常にワードデータの先頭に位置するようになる。

【0017】

【発明の実施の形態】

次に本発明について図面を参照して説明する。

【 0 0 1 8 】

(第 1 の実施の形態)

まず、本発明のチャネルデータ抽出回路を適用する例として、SDHにおける多重化フォーマットであるSTMフォーマットのモジュール（以下、STMフレームと称す）、及びPPP（Point to Point Protocol）等のパケットのスイッチング処理を行うSTM/Packetハイブリッドスイッチについて図1を用いて説明する。

【 0 0 1 9 】

図1はSTM/Packetハイブリッドスイッチの一構成例を示すブロック図である。図1に示すように、STM/Packetハイブリッドスイッチは、STMフレームのスイッチング処理を行うSTMスイッチ1と、STMスイッチ1から受信したSTMフレームをチャネル単位に分離し、それぞれのパケットを抽出した後、該パケット毎にスイッチング処理を行うパケットスイッチ2と、装置外部とSTMスイッチ1間のインタフェース部である複数のインタフェースカード $3_1 \sim 3_n$ （以下、インタフェースカード3と総称する）とを有する構成である。

【 0 0 2 0 】

インタフェースカード3は、STMフォーマットのデータを収容するSTMインタフェースカード、あるいはPoS（Packet Over Sonet）フォーマットのデータを収容するPoSインタフェースカードやEthernetフォーマットのデータを収容するEthernetインタフェースカード等で構成される。

【 0 0 2 1 】

なお、図1では、インタフェースカード3を入力側及び出力側にそれぞれ3個ずつ備えた構成を示しているが、インタフェースカード3は、STMスイッチ1の各入出力ポート毎にそれぞれ設けられるものであり、3個に限定されるものではない。

【 0 0 2 2 】

このような構成において、図1に示したSTM/PacketハイブリッドスイッチをSTMスイッチとして動作させる場合、入力側のインタフェースカード

3に入力されたSTMフレームは、STMスイッチ1を介して送信先に対応する出力側のインタフェースカード3に出力される。

【0023】

一方、図1に示したSTM/Packetハイブリッドスイッチをパケットスイッチとして動作させる場合、入力側のインタフェースカード3に入力されたSTMフレームは、STMスイッチ1からパケットスイッチ2に転送され、パケットスイッチ2にて、チャンネル毎に分離され、パケット単位でスイッチング処理される。スイッチング処理後のパケットは、STMフレームに再び組み立てられ、STMスイッチ1に入力されて送信先に対応するインタフェースカード3に出力される。

【0024】

次に、図1に示したパケットスイッチ2について図2を用いて説明する。

【0025】

図2は図1に示したパケットスイッチの一構成例を示すブロック図である。

【0026】

図2に示すように、パケットスイッチ2は、STMスイッチ1から出力されたSTMフレームの終端処理を行うSTM終端部 (STM TRM) 11₁、11₂ (以下、STM終端部11と総称する) と、バイト多重されたSTMフレームのデータをチャンネル単位に振り分けるチャンネルデータ抽出回路 (CH DET) 12₁、12₂ (以下、チャンネルデータ抽出回路12と総称する) と、チャンネル単位に振り分けられたチャンネルデータからそれぞれパケットを抽出するパケット検出部 (Packet DET) 13₁、13₂ (以下、パケット検出部13と総称する) と、パケット検出部13で抽出されたパケットのスイッチング処理を行うパケットスイッチ部 (Packet Switch) 14と、パケットスイッチ部14から出力されたパケットをSTMフレームの対応するTS (Time Slot) に振り分けるSTMマッピング部 (STM Mapper) 15₁、15₂ (以下、STMマッピング部15と総称する) と、STMマッピング部15で振り分けられたパケットからSTMフレームを再び組み立てると共に、STMスイッチ1とのインタフェース部となるSTMフレーム部 (STM FRM) 16₁、16₂ (以下、STMフレーム部16と総称する) とを有する構

成である。

【 0 0 2 7 】

なお、図 2 では 2 ポート分の S T M フレームを収容する構成例を示しているが、パケットスイッチ 2 の収容ポート数は 2 つに限定されるものではない。また、S T M 終端部 1 1、チャネルデータ抽出回路 1 2、パケット検出部 1 3、S T M マッピング部 1 5、及び S T M フレーム部 1 6 は、それぞれパケットスイッチ部 1 4 の各入出力ポート毎に設けられる。

【 0 0 2 8 】

このような構成において、図 1 に示した S T M スイッチ 1 から出力された S T M フレームは、パケットスイッチ 2 の S T M 終端部 1 1 によって受信されて終端処理が行われる。

【 0 0 2 9 】

S T M 終端部 1 1 の出力データは、チャネルデータ抽出部 1 2 によりチャネル毎(あるいはバーチャルコンカチネーション毎)に振り分けられ、パケット検出部 1 3 によりチャネル毎のパケットが抽出される。

【 0 0 3 0 】

パケット検出部 1 3 で抽出されたパケットは、パケットスイッチ部 1 4 によって各々の送信先に対応するポートにスイッチングされ、S T M マッピング部 1 5、及び S T M フレーム部 1 6 により各チャネルのデータが S T M フォーマットにマッピングされて S T M フレームが組み立てられ、S T M スイッチ 1 に出力される。

【 0 0 3 1 】

次に、図 2 に示したチャネルデータ抽出回路の構成について図 3 を用いて説明する。

【 0 0 3 2 】

図 3 は本発明のチャネルデータ抽出回路の第 1 の実施の形態の構成を示すブロック図である。

【 0 0 3 3 】

図 3 に示すように、チャネルデータ抽出回路は、バイト多重された入力データ

をチャンネル単位に振り分けるバニヤン (Banyan) 部 2 1 と、バニヤン部 2 1 による入力データの振り分け処理を制御するデータ制御部 2 2 と、バニヤン部 2 1 から出力されるチャンネル毎のデータを保持する複数のバッファ部 $2 3_1 \sim 2 3_n$ と、バッファ部 $2 3_1 \sim 2 3_n$ に保持されたデータを順次読み出して出力するデータ選択部 2 4 とを有する構成である。

【 0 0 3 4 】

図 1 に示した STM / P a c k e t ハイブリッドスイッチに収容される STM フレームの帯域が高速 (例えば、2 . 4 G b p s) の場合、チャンネルデータ抽出回路 1 2 には、パラレル変換により速度が低速に変換されたワードデータ (例えば、3 8 M b p s \times 8 b y t e s パラレル) が入力される。

【 0 0 3 5 】

このとき、データ制御部 2 2 には、バニヤン部 2 1 に対するワードデータの入力と同時に、フレーム信号の先頭を示すフレームパルスが入力される。データ制御部 2 2 は、フレームパルスを基準にして、どの T S (Time Slot) のバイトデータがどのチャンネルに属するかを管理し、バニヤン部 2 1 による入力データの振り分け処理をバイト単位で制御する。

【 0 0 3 6 】

バニヤン部 2 1 は、n 面のバニヤンスイッチ (不図示) で構成され、各面がそれぞれチャンネルあるいはバーチャルコンカチネーションにより規定されたチャンネルに対応する。バニヤンスイッチは、複数段の 2×2 スwitch で構成され、複数の T S (Time Slot) に分散されたチャンネルデータをチャンネル毎に抽出して順次整列させる。

【 0 0 3 7 】

バニヤン部 2 1 は、パラレル変換されたデータが入力されると、データ制御部 2 1 から送信された、各バイトデータが属するチャンネルを示す制御信号を受け取り、該制御信号にしたがってチャンネル毎に設けられたバニヤンスイッチによりスイッチング処理を行う。ここで、自チャンネルに属するバイトデータは有効なバイトデータに設定され、他のチャンネルに属するバイトデータは無効なバイトデータに設定される。そして、各バニヤンスイッチは、自チャンネルに属するバイトデ

タのみ有効なバイトデータとしてスイッチング処理を行う。

【0038】

バニヤンスイッチの出力部には先入れ先出し動作する一時蓄積バッファが設けられ、バーチャルコンカチネーションされた各チャネル毎のバイトデータが順次蓄積される。一時蓄積バッファの出力データはバッファ部23にて保持され、データ選択部24により順次読み出されて、次段の packets 検出部13に出力される。

【0039】

次に、図3に示したバニヤン部が備えるバニヤンスイッチの1面分の構成について図4を用いて説明する。

【0040】

図4は図3に示したバニヤン部が備えるバニヤンスイッチの1面分の一構成例を示すブロック図である。なお、図4に示したバニヤンスイッチは8 bytes パラレルのデータが入出力される構成を示している。

【0041】

図4に示すように、バニヤンスイッチは、バイトデータの送信先を制御するバニヤン管理部31と、多段接続された複数の2×2スイッチ34から成るバニヤン網32と、スイッチング処理後の有効なバイトデータを一時的に蓄積する複数の一時蓄積バッファ33とを有する構成である。なお、図4では、バニヤン網32として、4個の2×2スイッチ34が3段接続された構成を示しているが、バニヤン網32の構成はこれに限るものではなく、より多くの2×2スイッチ34が多段接続された構成であってもよい。

【0042】

一時蓄積バッファ33は、バニヤン網32から出力されたバイトデータを一時的に蓄積するための複数のバッファから構成され、該バッファが出力バイト(図4の例では、出力バイトが8 bytes なので、一時蓄積バッファ33は出力「0」～「7」に対応する8個のバッファで構成されている)毎に設けられている。バニヤン網32は、入力されたバイトデータをバニヤン管理部31によって決められたルートを経由して一時蓄積バッファ33の対応するバッファにそれぞれ

送出する。

【0043】

パニヤン管理部31は、データ制御部22から送信された各バイトデータの属するチャンネルを示す制御信号 C_B に基づいて有効なバイトデータ D_v の送信先となる一時蓄積バッファ33を決定する。

【0044】

図4に示す例の場合、一時蓄積バッファ33の出力「0」～「4」には既に有効なバイトデータ D_v が蓄積されているため、一番先頭(図4では入力「0」)から入力される有効なバイトデータ D_v は一時蓄積バッファ33の出力「5」に割り当てられる。同様に、入力「2」の有効なバイトデータ D_v は出力「6」に割り当てられ、入力「6」の有効なバイトデータ D_v は出力「7」に割り当てられ、入力「7」の有効なバイトデータ D_v は出力「0」に割り当てられる。なお、無効なバイトデータ D_{INV} はパニヤン管理部31で破棄され、一時蓄積バッファ33に送出されない。

【0045】

チャンネル毎に分離された出力「0」～「7」のワード(複数バイト)データは、所定のタイミングで同時に読み出され、順番に整列された後、出力される。

【0046】

パニヤン部21から出力された各チャンネル毎のワードデータはバッファ部23でそれぞれ保持され、データ選択部24を介して次段のパケット検出部13に順次出力される。

【0047】

なお、パニヤン網32は、「ATM入門：マルチメディア時代へのパスポート」(横川デジタルコンピュータ株式会社SI事業本部著、P49～P50)等に記載されているように、上記STMフレームに挿入されたパケットのように入力データが順番にソートされていれば内部でブロッキングが発生することはない。

【0048】

図5は図3に示したチャンネルデータ抽出回路に入力されたバイト多重データがチャンネル毎に振り分けられる様子を示す模式図である。

【0049】

図5に示すように、フレームパルスを基準として入力されるTS0～TSnまでのバイトデータには、所属するチャンネル情報がそれぞれ割り当てられ、チャンネルデータ抽出回路12によりチャンネル毎に振り分けられる。

【0050】

したがって、チャンネルに対応した複数面のバニヤンスイッチを備え、それぞれのチャンネル毎にデータを抽出してワード(複数バイト)単位で順次整列させるため、バーチャルコンカチネーションによって任意チャンネルが組み合わされたデータであってもスイッチング処理を行うことができる。

【0051】

特に、ワードデータの整列処理にバニヤン網を使用しているため、どのようなTSの組み合わせによるバーチャルコンカチネーションにも容易に対応可能であり、回路規模の増大を抑制することができる。

【0052】

(第2の実施の形態)

次に本発明の第2の実施の形態について図面を参照して詳細に説明する。

【0053】

図6は本発明のチャンネルデータ抽出回路の第2の実施の形態の構成を示すブロック図である。

【0054】

図6に示すように、本実施形態のチャンネルデータ抽出回路は、図3に示したバニヤン部とバッファ部との間にパケット検出部25が挿入された点が第1の実施の形態と異なっている。その他の構成は第1の実施の形態と同様であるため、その説明は省略する。

【0055】

パケット検出処理部25は、バニヤン部によってチャンネル単位に振り分けられたワードデータを解析してパケットの境界を検出し、データ制御部に、次のパケットとの境界を示す、例えば、パケット長情報等を送出する。

【0056】

これにより、データ制御部はチャンネル毎にパケットの先頭バイトデータを認識することができる。また、パケットの先頭バイトデータを示す信号をバニヤン部に出し、図7に示すように該当するバイトデータがワードデータの先頭に位置して出力されるようにバニヤン部を制御する。

【0057】

図7は図6に示したバニヤン部から出力されるワードデータの構成を示す模式図である。

【0058】

図7に示すように、本実施形態では、パケットの最終バイトの後に空きデータが挿入され、パケットの先頭のバイトデータが常にワードデータの先頭に位置するようになるため、後段の処理が容易になる。なお、このような処理を行う場合には、パケットの最終ワードに空きデータを挿入することになるため、入力データの速度よりもバッファ部に対する書き込み速度を上げる必要がある。

【0059】

【発明の効果】

本発明は以上説明したように構成されているので、以下に記載する効果を奏する。

【0060】

チャンネルに対応した複数面のバニヤンスイッチを備え、該バニヤンスイッチによりチャンネル毎にデータを抽出してワード単位で順次整列させるため、バーチャルコンカチネーションによって任意チャンネルが組み合わされたデータであってもスイッチング処理を行うことができる。

【0061】

特に、ワード単位のデータの整列処理にバニヤン網を使用しているため、どのようなタイムスロットの組み合わせによるバーチャルコンカチネーションにも容易に対応可能であり、回路規模の増大を抑制することができる。

【0062】

また、チャンネル毎に抽出されたデータを解析してフレームに挿入されたパケットの境界を検出し、該パケットの境界から、データがパケットの先頭のデータで

あるか否かを示す制御信号を生成し、該制御信号にしたがって先頭のデータをパケットを構成するワードデータの先頭に位置するように出力することで、パケットの先頭のバイトデータが常にワードデータの先頭に位置するようになるため、後段の処理が容易になる。

【図面の簡単な説明】

【図 1】

STM/P a c k e t ハイブリッドスイッチの一構成例を示すブロック図である。

【図 2】

図 1 に示したパケットスイッチの一構成例を示すブロック図である。

【図 3】

本発明のチャネルデータ抽出回路の第 1 の実施の形態の構成を示すブロック図である。

【図 4】

図 3 に示したバニヤン部が備えるバニヤンスイッチの 1 面分の一構成例を示すブロック図である。

【図 5】

図 3 に示したチャネルデータ抽出回路に入力されたバイト多重データがチャネル毎に振り分けられる様子を示す模式図である。

【図 6】

本発明のチャネルデータ抽出回路の第 2 の実施の形態の構成を示すブロック図である。

【図 7】

図 6 に示したバニヤン部から出力されるワードデータの構成を示す模式図である。

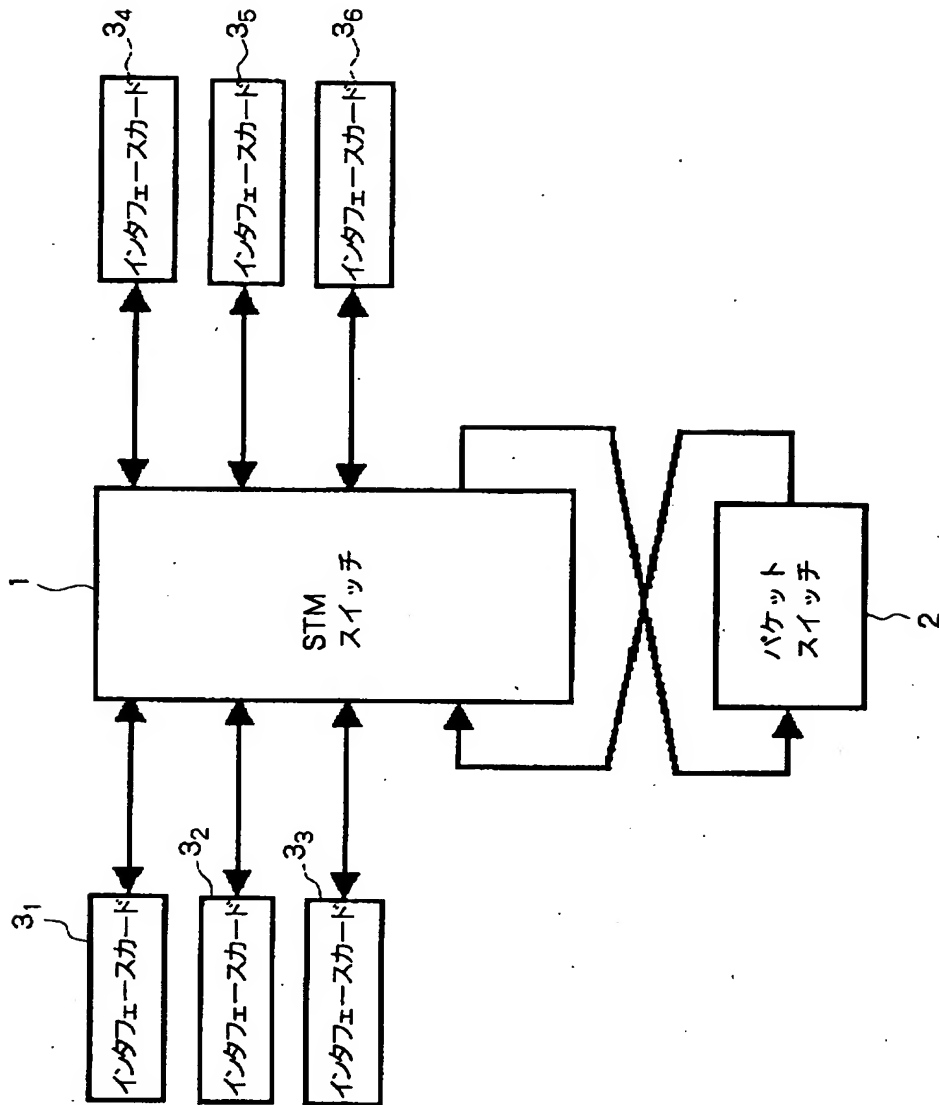
【符号の説明】

- 1 STMスイッチ
- 2 パケットスイッチ
- 3₁ ~ 3_n インタフェースカード

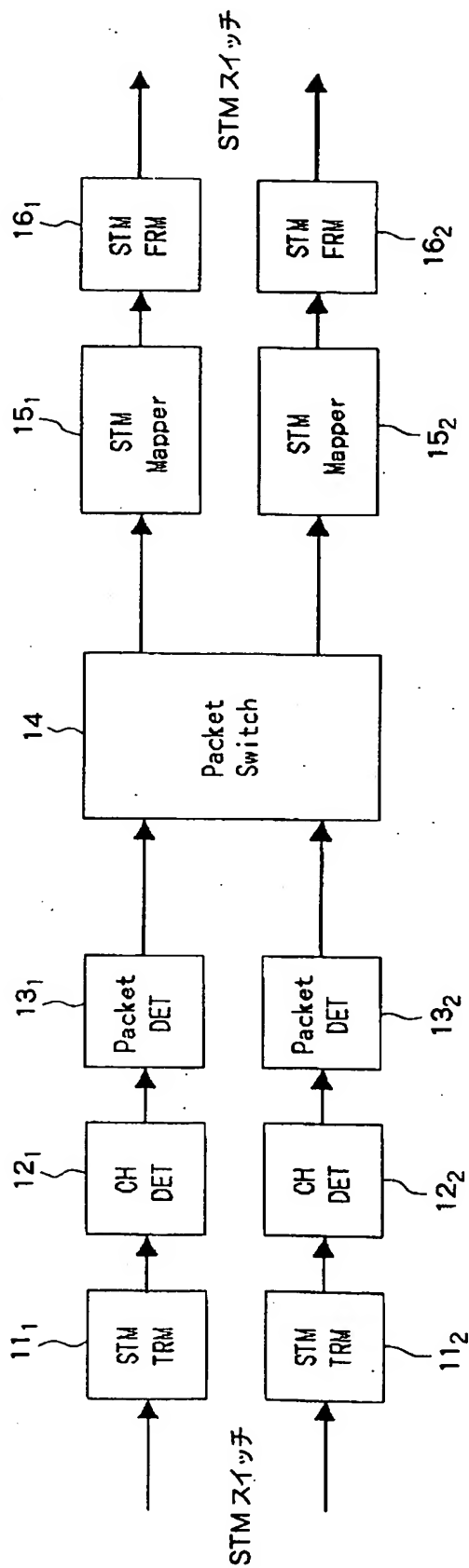
- 1 1₁、1 1₂ S T M 終 端 部
- 1 2₁、1 2₂ チ ャ ネ ル デ ー タ 抽 出 回 路
- 1 3₁、1 3₂ パ ケ ッ ト 検 出 部
- 1 4 パ ケ ッ ト ス イ ッ チ 部
- 1 5₁、1 5₂ S T M マ ッ ピ ン グ 部
- 1 6₁、1 6₂ S T M フ レ ー マ 部
- 2 1 バ ニ ヤ ン 部
- 2 2 デ ー タ 制 御 部
- 2 3₁ ~ 2 3_n バ ッ フ ア 部
- 2 4 デ ー タ 選 択 部
- 2 5₁ ~ 2 5_n パ ケ ッ ト 検 出 部
- 3 1 バ ニ ヤ ン 管 理 部
- 3 2 バ ニ ヤ ン 網
- 3 3 一 時 蓄 積 バ ッ フ ア
- 3 4 2 × 2 ス イ ッ チ

【書類名】 図面

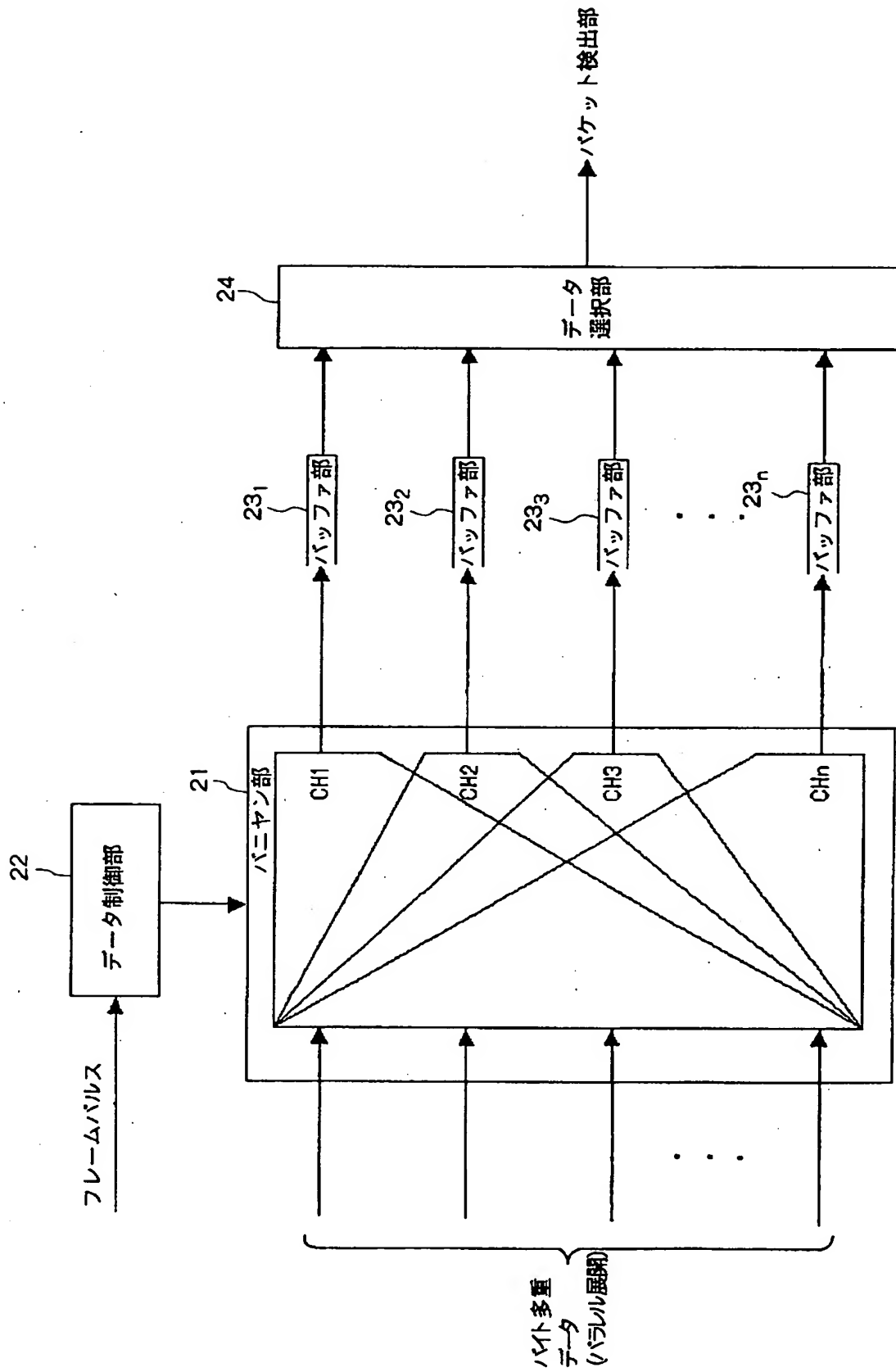
【図 1】



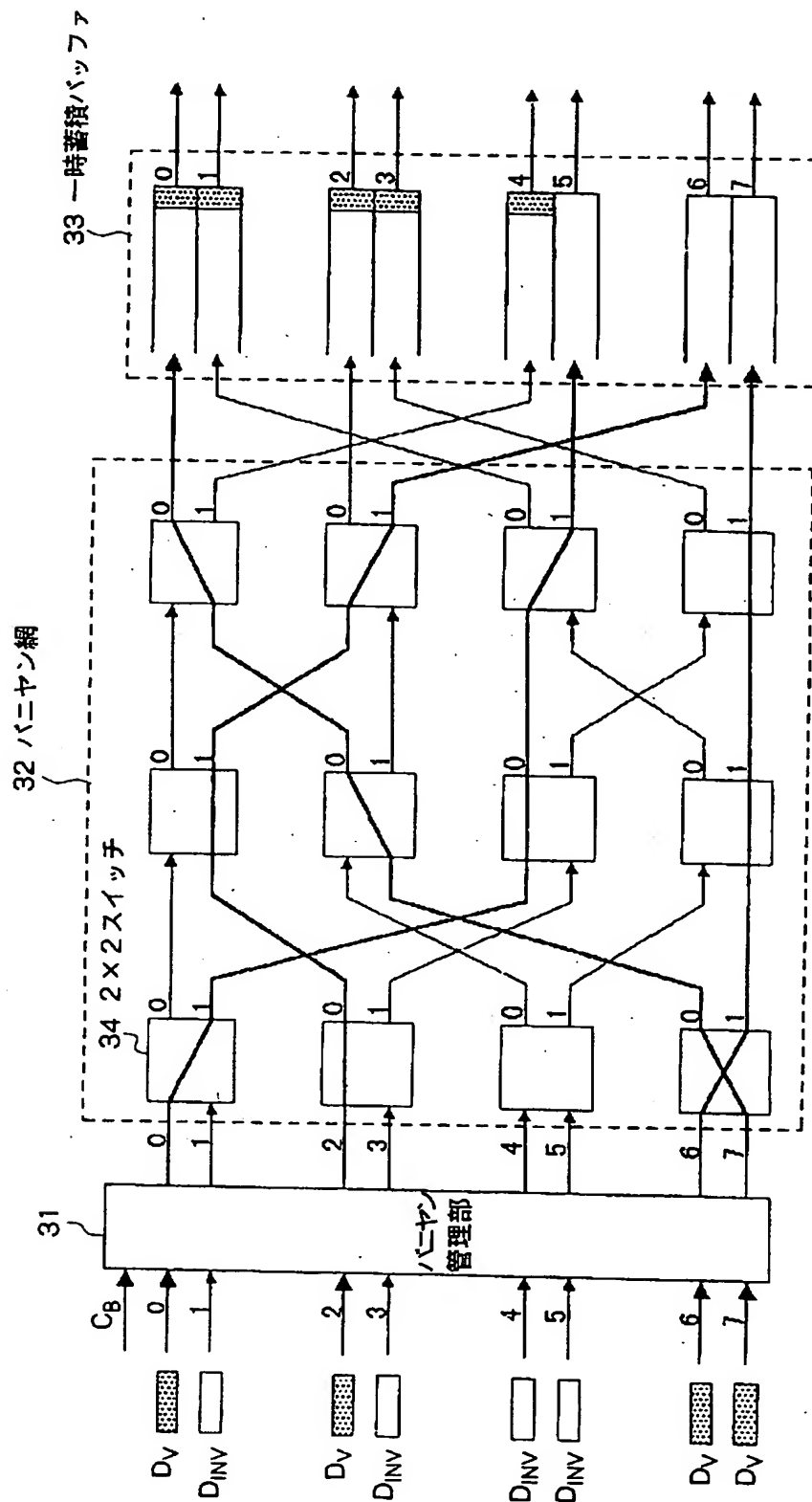
【図 2】



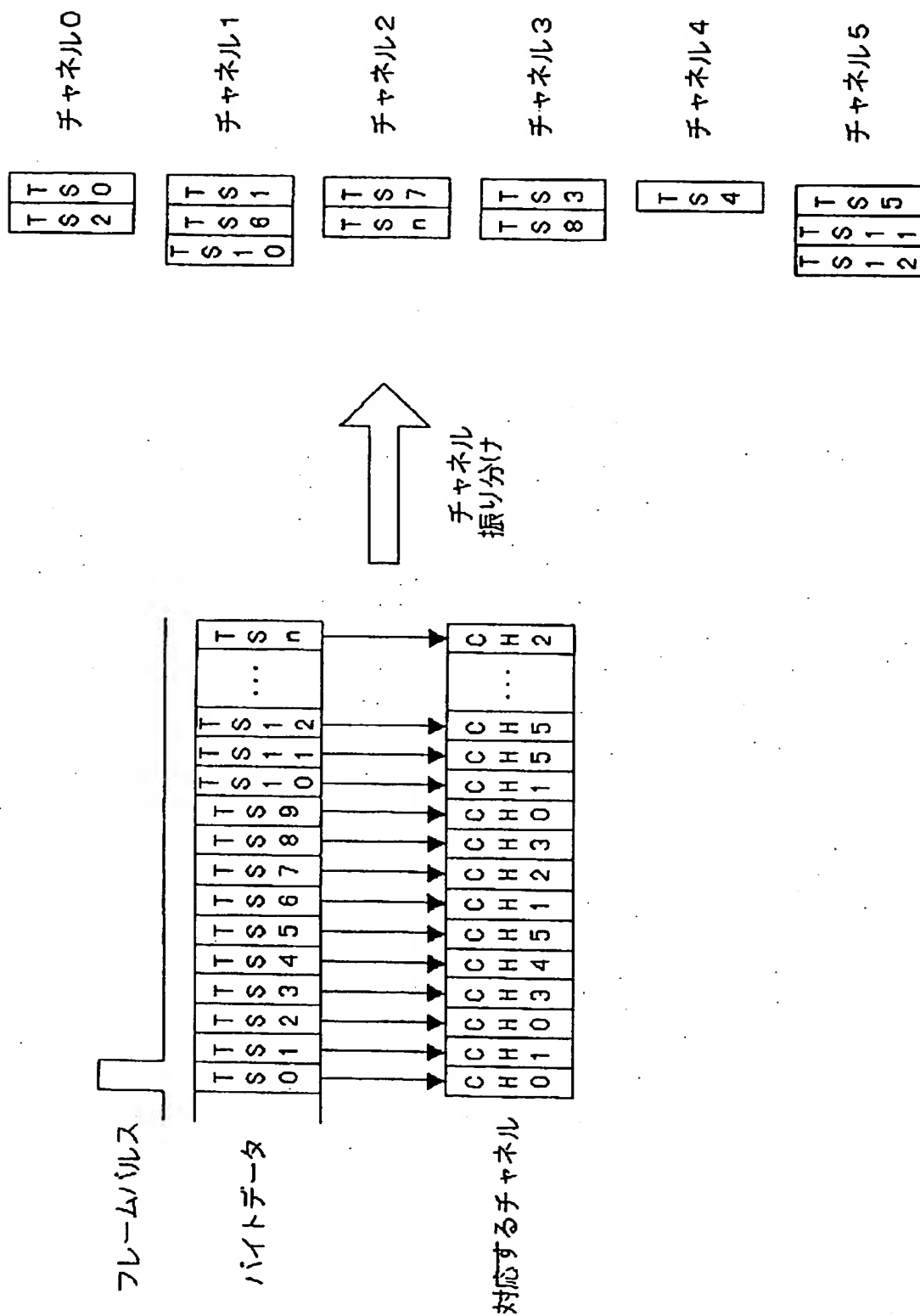
【図3】



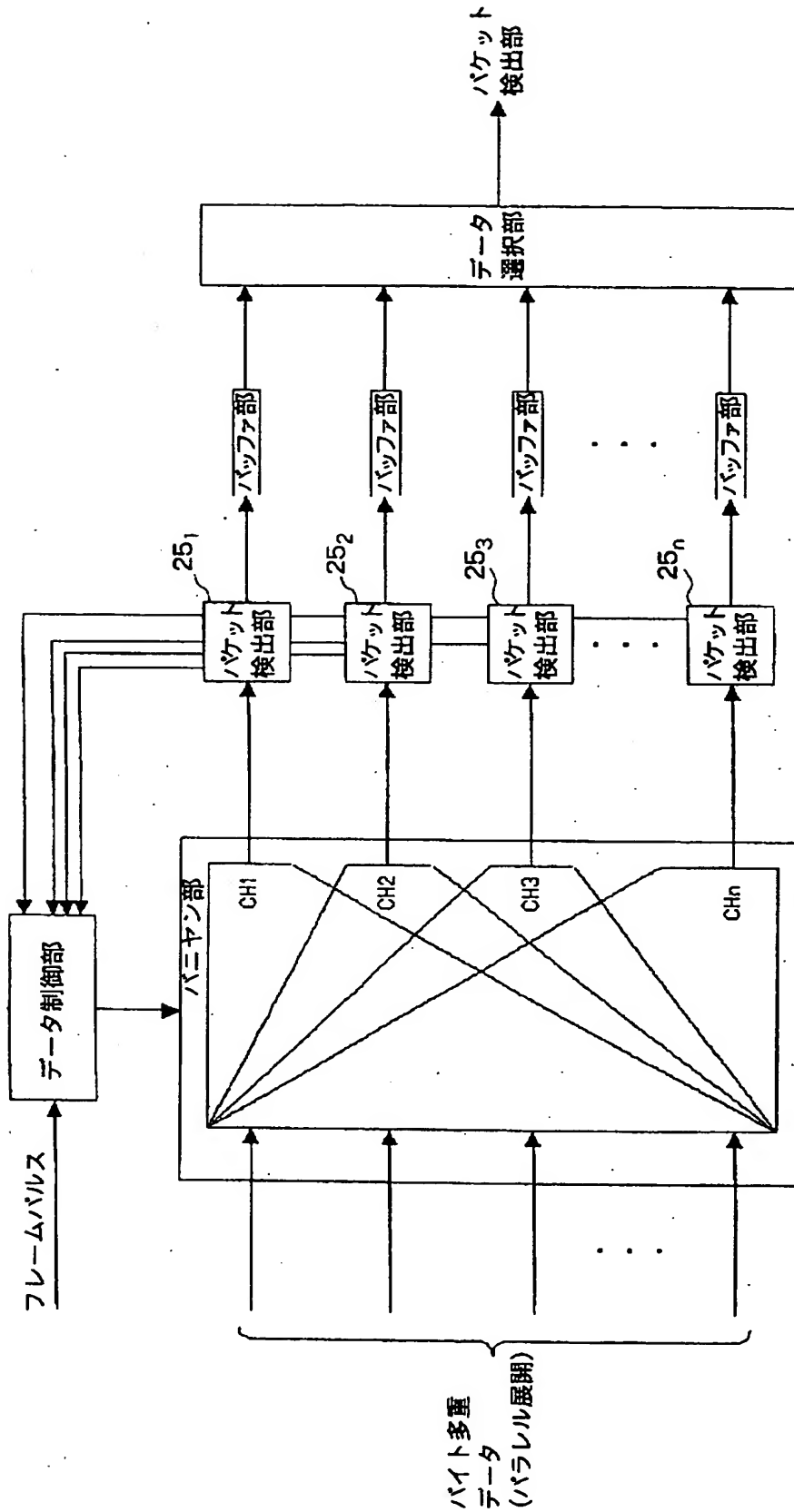
【図4】



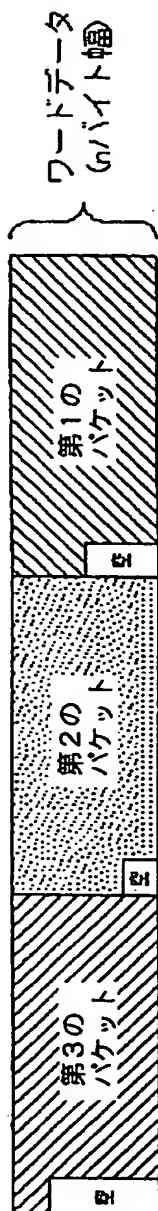
【図5】



【図6】



【図7】



【書類名】 要約書

【要約】

【課題】 ハードウェア規模を大きくすることなく、バイト多重フレームからチャンネル単位でデータを抽出することができるチャンネルデータ抽出回路及び方法を提供する。

【解決手段】 バイト単位で複数チャンネルのデータが多重化されたフレームからチャンネル毎のデータをそれぞれ抽出するチャンネルデータ抽出回路であって、多段接続された複数の 2×2 スイッチから成るバニヤン網をそれぞれ有する、チャンネルに対応した複数面のバニヤンスイッチを備え、チャンネル毎にデータを振り分けると共に該データをワード単位で順次整列するバニヤン部と、データが所属するチャンネルを示す制御信号をそれぞれ生成し、バニヤン部へ送信するデータ制御部とを有する構成とする。

【選択図】 図3

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社